

# WAVEFORM EQUALIZER AND PRML DETECTOR

Publication number: JP2003085764

Publication date: 2003-03-20

Inventor: MIYASHITA SEIJUN; NAKAJIMA TAKESHI; MINAMINO JUNICHI; NAKAMURA ATSUSHI; KONISHI SHINICHI

Applicant: MATSUSHITA ELECTRIC IND CO LTD

Classification:

- International: G11B20/10; G11B7/005; H04B3/06; G11B20/10; G11B7/00; H04B3/06; (IPC1-7): G11B7/005; G11B20/10; H04B3/06

- European:

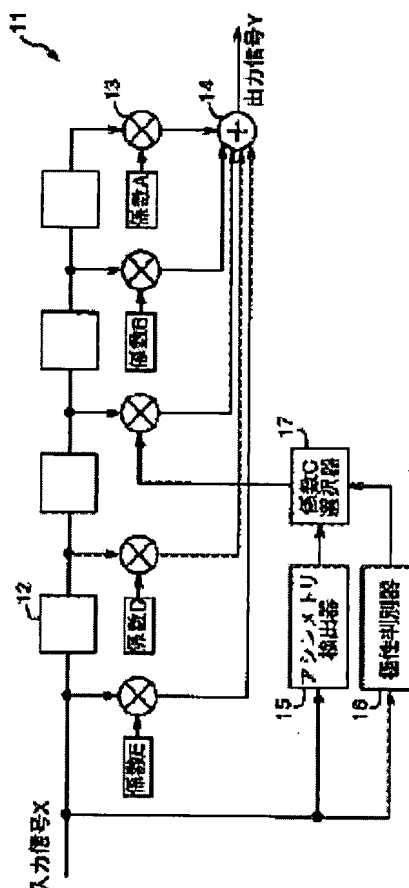
Application number: JP20010333945 20011031

Priority number(s): JP20010333945 20011031; JP20000331973 20001031; JP20010196034 20010628

Report a data error here

## Abstract of JP2003085764

**PROBLEM TO BE SOLVED:** To obtain an accurate equalization error and to accurately output a temporary decision value at the time of adaptive control of the coefficient of an FIR filter, even in the case of an asymmetrical reproduced waveform or even in a noise environment. **SOLUTION:** A waveform equalizer for equalizing the waveform of a reproduced signal obtained by reproducing a mark and a non-mark recorded on a recording medium is provided with a detection part which detects asymmetry of the reproduced signal, which is caused by physical shapes of the mark and the non-mark, and outputs a detection signal representative of the extent of asymmetry, a discrimination part which discriminates the mark and the non-mark on the basis of the reproduced signal to output a discrimination signal, and a selection part which calculates a first coefficient to be multiplied by the reproduced signal obtained by reproducing the mark and a second coefficient different from the first coefficient, which is to be multiplied by the reproduced signal obtained by reproducing the non-mark, on the basis of the detection signal outputted from the detection part and selects the first or second coefficient on the basis of the discrimination signal outputted from the discrimination part.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 ( J P )

(12) 公開特許公報 ( A )

(11) 特許出願公開番号

特開2003-85764

( P2003-85764A )

(43) 公開日 平成15年 3 月20日 (2003. 3. 20)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
G 1 1 B 7/005		G 1 1 B 7/005	B 5 D 0 4 4
20/10	3 2 1	20/10	3 2 1 A 5 D 0 9 0
H 0 4 B 3/06		H 0 4 B 3/06	C 5 K 0 4 6

審査請求 未請求 請求項の数16 O L (全 19 頁)

(21) 出願番号 特願2001-333945 ( P2001-333945 )

(22) 出願日 平成13年10月31日 (2001. 10. 31)

(31) 優先権主張番号 特願2000-331973 ( P2000-331973 )

(32) 優先日 平成12年10月31日 (2000. 10. 31)

(33) 優先権主張国 日本 ( J P )

(31) 優先権主張番号 特願2001-196034 ( P2001-196034 )

(32) 優先日 平成13年 6 月28日 (2001. 6. 28)

(33) 優先権主張国 日本 ( J P )

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 宮下 晴旬

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者 中嶋 健

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外 2 名)

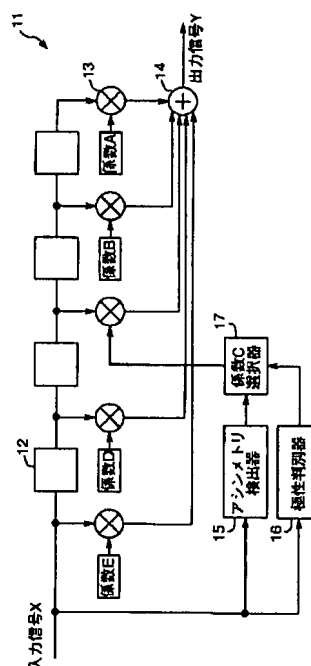
最終頁に続く

(54) 【発明の名称】 波形等化器および P R M L 検出器

(57) 【要約】

【課題】 アシンメトリな再生波形であっても、または、ノイズの多い環境であっても、正確な等化誤差を求め、かつ、F I R フィルタの係数を適応制御する際の仮判定値を正確に出力する。

【解決手段】 記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器であって、マークおよび非マークの物理的な形状に起因する、再生信号のアシンメトリを検出して、アシンメトリ量を表す検出信号を出力する検出部と、再生信号に基づいて、マークおよび非マークを判別して判別信号を出力する判別部と、検出部から出力された検出信号に基づいて、マークを再生した再生信号に乘算される第1の係数と、非マークを再生した再生信号に乘算され、第1の係数と異なる第2の係数とを算出し、判別部から出力された判別信号に基づいて、算出した第1または第2の係数を選択する選択部とを備えた波形等化器等を提供する。



## 【特許請求の範囲】

【請求項1】 記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器であって、

前記再生信号の伝播を遅延させる遅延素子と、

前記再生信号および遅延素子により遅延された前記再生信号の各々に、所定の係数を乗算する複数の乗算器と、前記マークおよび非マークの物理的な形状に起因する、前記再生信号のアシンメトリを検出して、アシンメトリ量を表す検出信号を出力する検出部と、

前記再生信号に基づいて、前記マークおよび非マークを判別して判別信号を出力する判別部と、

検出部から出力された前記検出信号に基づいて、前記マークを再生した前記再生信号に乗算される第1の係数と、前記非マークを再生した前記再生信号に乗算され、かつ前記第1の係数と異なる第2の係数とを算出し、さらに、判別部から出力された判別信号に基づいて、算出した前記第1の係数および前記第2の係数の一方を選択する選択部と、

複数の乗算器の出力を加算する加算器とを備えた波形等化器。

【請求項2】 前記波形等化器は、FIRフィルタであり、前記選択部は、前記所定の係数を変更して、前記ビットおよび非ビットにおける前記再生信号の等化特性を切り替える、請求項1に記載の波形等化器。

【請求項3】 前記所定の係数は奇数個存在し、選択部により選択される前記第1の係数および前記第2の係数は、中央の係数である、請求項1に記載の波形等化器。

【請求項4】 前記波形等化器のインパルス応答は、前記所定の係数に基づいて特定され、前記第1の係数の絶対値および前記第2の係数の絶対値は、他の前記所定の係数の絶対値よりも大きい、請求項1に記載の波形等化器。

【請求項5】 前記波形等化器は、(a、b、b、a)形のインパルス応答からなる、パーシャルレスポンス方式で等化する、請求項1に記載の波形等化器。

【請求項6】 記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器であって、波形等化器は、

前記再生信号の伝播を遅延させる遅延素子と、

前記再生信号および遅延素子により遅延された前記再生信号の各々に、所定の係数を乗算する複数の乗算器と、前記所定の係数を複数の乗算器の各々に適応的に更新する係数学習回路と複数の乗算器の出力を加算する加算器とを備え、

係数学習回路は、

等化する目標となる教師信号を生成する教師信号生成部と、(a、b、b、a)形のインパルス応答からなる、パーシャルレスポンス方式で等化した出力信号と、教師信号生成部により生成された前記教師信号との誤差を表

す誤差信号を検出する誤差検出部と、

前記再生信号に基づいて、前記マークおよび非マークを判別して判別信号を出力する判別部と、

前記所定の係数を保持し、誤差検出部により検出された前記誤差信号に基づいて、前記誤差の自乗平均が最小になるよう前記所定の係数を更新して出力する複数のレジスタであって、前記マークを再生した前記再生信号に乗算される第1の係数を保持する第1のレジスタと、前記非マークを再生した前記再生信号に乗算され、かつ前記第1の係数と異なる第2の係数を保持する第2のレジスタとを含む、複数のレジスタと、

判別部から出力された前記判別信号に基づいて、第1のレジスタに保持された前記第1の係数、および、第2のレジスタに保持された前記第2の係数の一方を選択して出力するレジスタ選択部とを備える波形等化器。

【請求項7】 前記所定の係数は奇数個存在し、レジスタ選択部により選択される前記第1の係数および前記第2の係数は、中央の係数である、請求項6に記載の波形等化器。

【請求項8】 前記波形等化器のインパルス応答は、前記所定の係数に基づいて特定され、前記第1の係数の絶対値および前記第2の係数の絶対値は、他の前記所定の係数の絶対値よりも大きい、請求項6に記載の波形等化器。

【請求項9】 記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器と、波形等化器が等化した波形に基づいて、前記再生信号の2値化データを生成する復号器とを備えたPRML検出器であって、

復号器は、前記2値化データが得られる前のデータである仮データ列を出力し、

波形等化器は、

前記再生信号の伝播を遅延させる遅延素子、前記再生信号および遅延素子により遅延された前記再生信号の各々に、所定の係数を乗算する複数の乗算器、および、複数の乗算器の出力を加算する加算器とを有する等化器と、復号器から出力された仮データ列に基づいて、等化する目標値を決定する目標値判定器と、

等化器の加算器からの出力と、目標値判定器により決定された前記目標値とに基づいて、前記所定の係数を算出し、算出した前記所定の係数を複数の乗算器の各々に適応的に更新する係数適応制御器とを備えたPRML検出器。

【請求項10】 復号器は、複数のデータバスを構成するバス・メモリを有し、等化器の出力に基づいて、バス・メモリの前記複数のデータバスが収束した場合には、収束したデータバスにより得られる2値化データを出力する、請求項9に記載のPRML検出器。

【請求項11】 バス・メモリのデータバスの途中において、前記複数のデータバスが収束した場合には、収束

したことを表すマージチェック信号と、前記仮データ列とを出力する、請求項10に記載のPRML検出器。

【請求項12】 バス・メモリのデータバスの途中において、前記複数のデータバスが収束しない場合には、収束しないことを表すマージチェック信号を出力する、請求項10に記載のPRML検出器。

【請求項13】 係数適応制御器は、バス・メモリから出力されるマージチェック信号に基づいて、算出した前記所定の係数の更新を中止する、請求項12に記載のPRML検出器。

【請求項14】 係数適応制御器は、バス・メモリから出力されるマージチェック信号に基づいて、算出した前記所定の係数を初期化する、請求項12に記載のPRML検出器。

【請求項15】 前記目標値判定器は、複数のデータ列の各々と、複数の目標値の各々との対応を規定するテーブルを有しており、前記目標値判定器は、所定の状態遷移則に基づいて、前記仮データ列から順にデータ列を抽出し、抽出した前記データ列と、テーブルとに基づいて、前記目標値を決定する、請求項9に記載のPRML検出器。

【請求項16】 前記仮データ列が前記所定の状態遷移則に反する場合、前記目標値判定器は、係数適応制御器に係数の更新を中止させる、請求項9に記載のPRML検出器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光ディスク等の記録媒体から読み出された信号の波形を等化する技術に関する。

【0002】

【従来の技術】光ディスクなどの記録媒体に記録された情報を再生する情報再生装置では、従来、信号の波形レベルが所定の値より大きければ、「1」、小さければ、「0」と判定するスライス方式が採用されてきた。しかし、この方式では、記録密度が大幅に向上した記録媒体に対して、高い信頼性でデータを再生することが困難である。そこで、近年、高い信頼性でデータを再生することが可能なPRML(Partial Response Maximum Likelihood)方式が注目されている。PRML方式は、HDD(ハードディスクドライブ)を始めとして、デジタル記録のカメラ一体型VTRや、記録書き換え可能な光ディスク等の記録媒体の高密度化信号処理技術として利用される技術である。記録密度が高まるにつれて、S/N(信号対雑音)の低い再生信号や非線形再生信号から正しいデータを復元する必要性が強くなっているからである。

【0003】図16は、PRML方式を用いる情報再生装置181の一般的な構成を示すブロック図である。まず、光ピックアップ183は、光ディスク182に、レ

ーザ光を照射する。情報再生装置181は、その反射光の強弱を検出して、光ディスク182に記録されている情報(データ)を読み取り、電気信号に変換し、FEP(Front End Processor)184に出力する。FEP184は、読み出された電気信号を増幅し、ゲイン調整する。FEP184は、さらに、不要な高域のノイズ成分の除去処理と必要な信号帯域の強調処理とを行う。FEP184からの出力信号は、A/D(アナログ/デジタル)変換器185により、デジタル信号に変換され、波形等化器186に入力される。波形等化器186は、デジタル信号を、予め設定されていたPR特性に波形等化する。最尤復号器187は、PR特性に波形等化された信号を復号し、再生データとして出力する。

【0004】情報再生装置181の波形等化器186は、所望のPR特性、例えば、PR(3, 4, 4, 3)特性となるように、波形を生成する。図17は、波形等化器186の構成の例を示すブロック図である。波形等化器186は、トランスバーサルフィルタまたは、FIR(Finite Impulse Response)フィルタと呼ばれている。波形等化器186は、一般に、複数の遅延素子192と、所望のPR特性を実現する複数の等化係数(係数A~E)と、遅延素子192の出力に等化係数を乗算する複数の乗算器193と、複数の乗算器193の出力を加算する加算器194とから構成される。

【0005】精度よく所望のPR特性に等化するため、FIRフィルタの等化係数(タップ)を自動的に適応制御する技術が採用されている。この技術は、再生時の各種のストレス(ディスクのチルト、レーザ光のデフォーカス、光ヘッドのオフトラック等)に対して有効である。適応制御のアルゴリズムとして、LMS(Least-mean square)アルゴリズム、Normalized LMSアルゴリズム、RLS(Recursive Least Square)アルゴリズム、射影アルゴリズム、ニューラルネットワークアルゴリズム等の、多くのアルゴリズムが知られている。

【0006】ここで、LMSアルゴリズムを用いた適応波形等化器を簡単に説明する。このアルゴリズムでは、適応等化係数を算出するため、LMSで利用する仮判定値が必要となる。このLMSアルゴリズムは、「所望の応答」と「伝送路の応答」との自乗誤差を最低にするフィードバック動作である。この「所望の応答」とは、PR等化目標値である。「伝送路の応答」とは、FIRフィルタから入力され、PRの周波数特性に等化されたデジタル再生信号である。LMSアルゴリズムでは、FIRフィルタの係数を適応制御するブロックにおいて得られる、仮判定値と等化後のデジタル再生信号値との差を表す信号を、等化誤差信号という。

【0007】FIRフィルタの係数を適応制御するプロ

ックは、等化誤差信号の自乗値を最低にするように、FIRフィルタの等化係数を随時更新する。これは適応等化とよばれる。LMSの等化係数の設定式を、次式に示す\*

$$w(n(T+1)) = w(nT) + A \cdot e(nT) \cdot x(nT) \quad (\text{式1})$$

(但し、 $T=0, 1, 2, 3, \dots$ )

$w(nT)$ は現在の係数、 $w(n(T+1))$ は更新される係数、 $A$ はタップゲイン、 $e(nT)$ は等化誤差、 $x(nT)$ はFIRフィルタ入力信号である。 $n$ は、係数の更新周期を選択するパラメータである。上述の式1により、FIRフィルタの等化係数が更新される。

【0009】ここで、光ディスク182(図16)のアシンメトリを説明する。アシンメトリとは、光ディスクのビットと非ビットとの対称性がないことをいう。光ディスク182(図16)では、ビットと呼ばれる微小なエンボス部の配置および長さにより、情報が記録される。ビットは、基準長を $T$ としたとき、例えば、 $3T$ 、 $5T$ の長さを有する。またビットは、 $3T$ 、 $5T$ のスペースをおいて配置される。ビットの長さは、正確に $3T$ 、 $5T$ であることがこのましい。しかし、ビットの長さには多少のばらつきがある。この原因は、例えば、光ディスクのマスタリングに用いられる記録光のパワーがわずかにふれた結果、ビットの長さにはばらつきがあるマスター原盤が製造されたからである。記録パワーが適正でない場合には、形成される各ビットがその長さ方向の前後に、標準値よりも同じ量だけ少しずつ長く、または、短くなる。即ち、ビットと非ビットとの対称性がなくなる。これが、アシンメトリである。以下、本明細書では、光ディスクにおけるビットと非ビットの関係は、ハードディスク等の記録部分(マーク)と未記録部分(スペース)の関係と同じであるとする。なお、再生専用の光ディスクに対して「ビット」および「非ビット」という語を用い、記録可能な光ディスクに対しては、情報を記録している箇所(すなわちレーザを強く照射する箇所)を「マーク」、マークとマークの間を「スペース」と呼ぶこともある。本明細書では、「ビット」、「マーク」は同義であるとする。また、「非ビット」、「スペース」さらに「非マーク」は同義とする。また、ビットと非ビットとの対称性がない(すなわちアシンメトリな)光ディスクを再生したときの信号を、アシンメトリな信号といい、アシンメトリでない光ディスクを再生したときの信号を、シンメトリな信号という。

【0010】図18は、簡単なアシンメトリのモデルを示す図である。図18では、 $3T$ マーク、 $3T$ スペース、 $5T$ マーク、 $5T$ スペースのビット配列が示されている。ここでは、基準長は1であり、検出窓(ウィンドウ)幅を採用している。図18の(b)は、標準的なビット配列であり、マークおよびスペースともシンメトリである。それに対して、図18の(a)は、マーク幅は一樣に、長さ $x$ だけ短くなっている。また、図18の(c)は、マーク幅は一樣に、長さ $y$ だけ長くなってい

\*す(例えば、S.ヘイキン著、適応フィルタ入門、現代工学社)。

【0008】

る。いずれの場合も、マークおよびスペースともに対称性は認められない。このアシンメトリは、使用するレーザの波長変動によっても発生するため、一般に、記録時においてビットと非ビットとの対称性を調整、維持することは困難である。

【0011】次に、光ディスクから読み出したアナログデータ信号(再生信号)を、2値化する具体的なハードウェア構成、および、手順を説明する。図19は、PRML検出器210の構成を示すブロック図である。PRML検出器210は、適応等化を行って、FIRフィルタの等化係数を随時更新する。まず、PRML検出器210のA/D変換器221は、再生信号をアナログ信号からデジタル信号に変換する。位相比較器222は、ある閾値を基準に、2値化データを生成する。次に、PR仮判定器223は、2値化データを受け取る。PR仮判定器223は、PR方式の目標値を仮判定し、係数適応制御器224に出力する。PR方式の目標値は、位相比較器222で得られる振幅ゼロクロス情報に基づいて、決定できる(例えば、映像情報メディア学会技術報告(ITE Technical Report) Vol.24, No.46, PP.13~18 MMS2000-14(Jul.2000)参照)。次に、係数適応制御器224は、先に説明した適応アルゴリズムを用いて、FIR等化器225の等化係数(タップ)を更新する。そして、ビタビ復号器226は、FIR等化器225において所定のPRに等化された波形を2値化データに変換する。

【0012】なお、A/D変換器21で使用するクロックは、位相比較器22が、A/D変換器21の出力から位相誤差を検出し、その位相誤差に基づいて、ループフィルタ、デジタル信号をアナログ信号に変換するDAC、および、電圧制御発信器VCO(いずれも図示せず)が所定の処理を行うことにより生成される。

【0013】図20は、PRML検出器220の構成を示すブロック図である。PRML検出器220は、例えば、特開2000-123487号公報に記載されているように、FIR等化器の出力を用いてPR(1,1)等化による判定値を出力し、その判定値を用いて、FIR等化器においてPR(a, b, b, a)等化の目標値を算出する。A/D変換器231は、再生信号をアナログ信号からデジタル信号に変換する。FIR等化器32は、デジタル信号に対して所定のPR等化を行う。PR仮判定器233は、FIR等化器32の出力を2値化したデータを利用して、PR方式の目標値を仮判定し、係数適応制御器234に出力する。係数適応制御器234は、その仮判定値を用いて、FIR等化器232のタップを更新する。PRML検出器220は、判定閾

値を少なくすることで、判定誤差が生じる確率を低く抑えることができる。

【0014】

【発明が解決しようとする課題】従来は、以下の(1)および(2)に示す問題があったため、適切に2値化した再生信号を得ることができなかった。すなわち、

(1) 光ディスクのビットと非ビットとの対称性がない場合(すなわちアシンメトリの場合)には、PRML方式の性能が劣化する。すなわち、従来のPRML方式を用いる情報再生装置181は、アシンメトリの再生信号によってエラーを発生させてしまう。

【0015】上述の(1)は、以下のように説明される。図21の(A)および(B)は、情報再生装置81(図16)における、A/D変換器185の出力信号のヒストグラムを示す。横軸は再生信号のレベルを示し、縦軸は信号レベルの頻度を示す。この波形例は、DVD(Digital Versatile Disc)規格で用いられている8-16変調を用いている。即ち、再生波形は、マーク長、およびスペース長が、3T~14T(シンクコードを含む)の波形となる。

【0016】再生信号レベルの中心(例えば、A/D変換器の有効ビット数が7である場合、表現可能な0~128の中央値64(40h))を基準に位相誤差が検出され、再生信号をサンプリングするクロックの周波数および、位相が制御される。このような制御では、ヒストグラムは、大きく5つの分布を持つように分かれる。これは、PRML方式が、PR(a, b, b, a)ML方式のようなPRの係数を持つ場合、信号レベル数(信号の分布)が5つになるからである(a, bは、正の係数とする)。波形等化器86は、クロックの位相を制御して、PR等化を容易にする。

【0017】図21の(A)は、アシンメトリではない再生信号のヒストグラムを示し、図21の(B)は、アシンメトリな再生信号のヒストグラムを示す。図21の(C)は、波形等化器86が、アシンメトリではない再生信号(図21の(A))をPR等化(ここでは、PR(3, 4, 4, 3)等化)した場合の、出力信号のヒストグラムを示す。図21の(C)から理解されるように、分散は最小で、かつ、各レベルは明確に分離されている。

【0018】一方、図21の(D)は、アシンメトリな再生波形をPR等化した場合の、等化器出力信号のヒストグラムを示す。図から明らかなように、アシンメトリな再生波形をPR等化すると、分散が拡大してしまう。これは、PRMLは、本来、対称な波形を処理の対象にしており、各レベルが全て等間隔になるように波形を自動等化することが原因である。すなわち、所定の不等間隔状態で分散が最小となるアシンメトリな信号が供給された場合、強引に等間隔に等化してしまい、かえって分散が大きくなるからである。

【0019】図22は、図21の(B)のアシンメトリな再生波形のヒストグラムに基づく、再生波形の周波数特性を示すグラフである。加えて、図22は、所望のPR特性の周波数特性をも示す。図21の(B)の、再生信号レベルの中心から左側をマーク、右側をスペースとした。図22のグラフにおいて、横軸を規格化周波数、縦軸をゲインとした場合、アシンメトリの影響で、マーク側の特性とスペース側の特性が異なってしまう。容易に理解されるように、再生波形を所望のPR特性に等化するためには、等化器は、マーク側とスペース側で特性の違う等化を施す必要がある。ところが従来の波形等化器6は、マーク側とスペース側で同じ等化処理を行っていたため、精度よく所望のPR特性に等化することができない。その結果、最尤復号器6(図16)の出力信号における分散が大きくなり、性能の劣化につながっていた。

【0020】(2)適応等化処理を自動的に行う場合、LMSで利用する仮判定の結果(仮判定値)が誤りを生じることがある。具体的に説明すると、まず図19、20に示すシステムにおいて、再生信号にノイズが比較的少なく、信号品質がある程度よい場合には、満足な収束特性を得ることができた。しかし、上述した各種のストレスに起因するノイズが再生信号に混在してジッタが大きくなると、ビット誤り率BER(Bit Error Rate)が悪化し、仮判定を誤る確率が高くなる。仮判定を誤ると、等化誤差信号が異常になるため、LMSの動作自体も異常になる。よって、適切な適応等化係数が算出できず、正確にPR等化できない。これでは、ビタビ復号後の2値化データのビット誤り率が悪化する。

【0021】本発明の目的は、アシンメトリな再生波形であっても、または、ノイズの多い環境であっても、正確な等化誤差を求め、かつ、FIRフィルタの係数を適応制御する際の仮判定値を正確に出力することである。これにより、より精度のよい所望のPR特性を得ることができる。

【0022】

【課題を解決するための手段】本発明の波形等化器は、記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器であって、前記再生信号の伝播を遅延させる遅延素子と、前記再生信号および遅延素子により遅延された前記再生信号の各々に、所定の係数を乗算する複数の乗算器と、前記マークおよび非マークの物理的な形状に起因する、前記再生信号のアシンメトリを検出して、アシンメトリ量を表す検出信号を出力する検出部と、前記再生信号に基づいて、前記マークおよび非マークを判別して判別信号を出力する判別部と、検出部から出力された前記検出信号に基づいて、前記マークを再生した前記再生信号に乗算される第1の係数と、前記非マークを再生した前記再生信号に乗算され、かつ前記第1の係数と異なる第2の係数とを

算出し、さらに、判別部から出力された判別信号に基づいて、算出した前記第1の係数および前記第2の係数の一方を選択する選択部と、複数の乗算器の出力を加算する加算器とを備えている。これにより上記目的が達成される。

【0023】波形等化器は、FIRフィルタであり、前記選択部は、前記所定の係数を変更して、前記ビットおよび非ビットにおける前記再生信号の等化特性を切り替えてもよい。

【0024】前記所定の係数は奇数個存在し、選択部により選択される前記第1の係数および前記第2の係数は、中央の係数であってもよい。

【0025】前記波形等化器のインパルス応答は、前記所定の係数に基づいて特定され、前記第1の係数の絶対値および前記第2の係数の絶対値は、他の前記所定の係数の絶対値よりも大きくてもよい。

【0026】前記波形等化器は、(a、b、b、a)形のインパルス応答からなる、パーシャルレスポンス方式で等化してもよい。

【0027】本発明の波形等化器は、記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器であって、前記再生信号の伝播を遅延させる遅延素子と、前記再生信号および遅延素子により遅延された前記再生信号の各々に、所定の係数を乗算する複数の乗算器と、前記所定の係数を複数の乗算器の各々に適応的に更新する係数学習回路と複数の乗算器の出力を加算する加算器とを備え、係数学習回路は、等化する目標となる教師信号を生成する教師信号生成部と、(a、b、b、a)形のインパルス応答からなる、パーシャルレスポンス方式で等化した出力信号と、教師信号生成部により生成された前記教師信号との誤差を表す誤差信号を検出する誤差検出部と、前記再生信号に基づいて、前記マークおよび非マークを判別して判別信号を出力する判別部と、前記所定の係数を保持し、誤差検出部により検出された前記誤差信号に基づいて、前記誤差の自乗平均が最小になるよう前記所定の係数を更新して出力する複数のレジスタであって、前記マークを再生した前記再生信号に乗算される第1の係数を保持する第1のレジスタと、前記非マークを再生した前記再生信号に乗算され、かつ前記第1の係数と異なる第2の係数を保持する第2のレジスタとを含む、複数のレジスタと、判別部から出力された前記判別信号に基づいて、第1のレジスタに保持された前記第1の係数、および、第2のレジスタに保持された前記第2の係数の一方を選択して出力するレジスタ選択部とを備えている。これにより、上記目的が達成される。

【0028】前記所定の係数は奇数個存在し、レジスタ選択部により選択される前記第1の係数および前記第2の係数は、中央の係数であってもよい。

【0029】前記波形等化器のインパルス応答は、前記

所定の係数に基づいて特定され、前記第1の係数の絶対値および前記第2の係数の絶対値は、他の前記所定の係数の絶対値よりも大きくてもよい。

【0030】本発明のPRML検出器は、記録媒体に記録されたマークおよび非マークを再生した再生信号の波形を等化する波形等化器と、波形等化器が等化した波形に基づいて、前記再生信号の2値化データを生成する復号器とを備えたPRML検出器であって、復号器は、前記2値化データが得られる前のデータである仮データ列を出力し、波形等化器は、前記再生信号の伝播を遅延させる遅延素子、前記再生信号および遅延素子により遅延された前記再生信号の各々に、所定の係数を乗算する複数の乗算器、および、複数の乗算器の出力を加算する加算器とを有する等化器と、復号器から出力された仮データ列に基づいて、等化する目標値を決定する目標値判定器と、等化器の加算器からの出力と、目標値判定器により決定された前記目標値とに基づいて、前記所定の係数を算出し、算出した前記所定の係数を複数の乗算器の各々に適応的に更新する係数適応制御器とを備えている。これにより上記目的が達成される。

【0031】復号器は、複数のデータバスを構成するバス・メモリを有し、等化器の出力に基づいて、バス・メモリの前記複数のデータバスが収束した場合には、収束したデータバスにより得られる2値化データを出力してもよい。

【0032】バス・メモリのデータバスの途中において、前記複数のデータバスが収束した場合には、収束したことを表すマージチェック信号と、前記仮データ列とを出力してもよい。

【0033】バス・メモリのデータバスの途中において、前記複数のデータバスが収束しない場合には、収束しないことを表すマージチェック信号を出力してもよい。

【0034】係数適応制御器は、バス・メモリから出力されるマージチェック信号に基づいて、算出した前記所定の係数の更新を中止してもよい。

【0035】係数適応制御器は、バス・メモリから出力されるマージチェック信号に基づいて、算出した前記所定の係数を初期化してもよい。

【0036】前記目標値判定器は、複数のデータ列の各々と、複数の目標値の各々との対応を規定するテーブルを有しており、前記目標値判定器は、所定の状態遷移則に基づいて、前記仮データ列から順にデータ列を抽出し、抽出した前記データ列と、テーブルとに基づいて、前記目標値を決定してもよい。

【0037】前記仮データ列が前記所定の状態遷移則に反する場合、前記目標値判定器は、係数適応制御器に係数の更新を中止させてもよい。

【0038】

【発明の実施の形態】以下、添付の図面を参照して、本

発明の実施の形態1および2を説明する。実施の形態1は、光ディスクに設けられたビットと、非ビット（例えば、ビット間のスペース）との非対称性に起因する、再生信号のアシンメトリな波形に対しても、PRML処理後のエラーレートを大幅に改善できる波形等化器を説明する。実施の形態2では、FIRフィルタの等化係数（タップ）を適応制御する際に必要な仮判定値を、ノイズが多い環境でも正確に求めることができ、それにより、仮判定値と、等化後のデジタル再生信号値との差を表す等化誤差信号を正確に得られるPRML検出器を説明する。

【0039】（実施の形態1）図1は、PRML（Partial Response Maximum Likelihood）方式の信号処理を行う情報再生装置1の一般的な構成を示すブロック図である。PRML方式の信号処理とは、情報を再生する際に発生する再生歪を修正する波形等化技術と、等化波形自身の持つ冗長性を積極的に利用して、データ誤りを含んでいる再生信号から最も確からしいデータ系列を選択する信号処理技術とを組み合わせた技術である。ここで「最も確からしい」と判断するための確率的な推定には、ビタビ復号が用いられる。以下の説明では、DVD（Digital Versatile Disc）等の光ディスクからの再生信号に対して、PRML方式の信号処理を行う例を説明するが、HDD（ハードディスクドライブ）等の磁気ディスクからの再生信号に対しても利用できる。

【0040】情報再生装置1は、光ピックアップ3と、フロントエンドプロセッサ（Front End Processor；FEP）4と、アナログ／デジタル（A/D）変換器5と、波形等化器11と、最尤復号器6とを備えている。光ピックアップ3は、情報が記録された光ディスク2にレーザを照射し、光ディスク2から反射した光の強弱を検出して、電気的な再生信号を出力する。FEP4は、読み出された再生信号を増幅し、そのゲインを調整する。FEP4は、さらに、不要な高域のノイズ成分の除去処理と必要な信号帯域の強調処理とを行う。FEP4からの出力信号は、A/D変換器5により、デジタル信号に変換され、波形等化器11に輸入される。波形等化器11は、デジタル信号を、予め設定されていたPR特性に波形等化する。最尤復号器6は、PR特性に波形等化された信号を復号し、再生データとして出力する。なお本明細書では、最尤復号器6は、ビタビ復号器とも称される。そして、波形等化器11がPR等化を行う場合には、波形等化器11および最尤復号器6は、あわせてPRML検出器とも称される。

【0041】光ディスク2には、情報がビットまたはマークとして記録されている。ビットは、いわゆるアシンメトリに形成されているとする。すなわち、ビットおよびビット間のスペースは、例えば、検出窓（ウィンドウ）幅を基準長Tとしたときに、正確に3T、5Tの長

さで形成されていないとする。アシンメトリの具体例は、図18の（a）または（c）を参照されたい。

【0042】図2は、波形等化器11の具体的な構成を示すブロック図である。波形等化器11は、直列に接続された複数の遅延素子12と、所望の特性を実現する等化係数（係数A～E）と、遅延素子12の各出力信号に各等化係数を乗算する複数の乗算器13と、各乗算器出力信号を加算する加算器14とを備えている。遅延素子12の遅延量は、A/D変換器5（図1）からの入力信号Xに対するカットオフ周波数を決定するパラメータであり、適切に調整すればよい。遅延素子12の数は、所望の等化を実現する等化係数（タップ）の数に応じて、挿入すればよい。図2に示す例では、5タップのフィルタとしているので、4つの遅延素子を挿入している。タップ数は、要求される性能を満たすように変更できる。

【0043】波形等化器11は、さらに、アシンメトリ検出器15と、極性判別器16と、係数C選択器17とを備えている。アシンメトリ検出器15は、入力信号Xからアシンメトリ量を計算する。アシンメトリ量は、入力信号Xの全体の振幅Aに対する、その信号波形の中心からのずれ量Bの比率（B/A）である。例えば、全体の振幅Aを1としたとき、中心からのずれ量Bが0.241であれば、アシンメトリ量は24.1%である。極性判別器16は、入力信号Xの極性を判別する。「入力信号Xの極性を判別する」とは、入力信号Xに基づいて、マーク側とスペース側を判別することである。例えば、入力信号Xの最上位ビット（MSB）の「0」または「1」で、極性を判別してもよい。係数C選択器17は、アシンメトリ検出器15において検出されたアシンメトリ量、および、入力信号Xの波形と目標値の差に基づいて、マーク側用の係数Cとスペース側の係数C'を算出し、極性判別器16からの信号によって、係数Cと係数C'を切り替えて出力する。なお、入力信号Xの波形と目標値との差は、後述のLMS（Least-mean square）アルゴリズムでは、等化誤差に相当する。等化誤差に基づいて係数を生成する手順は後述する。

【0044】本発明の波形等化器11は、中央の係数（センタータップ）の絶対値が他の係数の絶対値より大きく、かつ、センタータップを中心にほぼ左右対称の値を持つインパルス応答を持つ。図3は、インパルス応答の例を示すグラフである。係数A～Eを白丸印で示す。横軸方向の係数間の間隔（タップの間隔）は、遅延素子12（図2）の遅延量に相当する。縦軸は、タップの値を示す。特にセンタータップの値は、波形等化器11（図2）の出力信号のゲインを調整し、各タップの比は、波形等化器11（図2）のブースト量を決定する。

【0045】波形等化器11（図2）は、光ディスクのマーク側（例えば、図9の（A）において、再生信号レベル“0”を中心とした負の側）と、スペース側（例え



ば、図9の(A)において、再生信号レベル“0”を中心とした正の側)とで、センタータップをそれぞれ係数Cと、係数C'とに切り替える。より具体的には、波形等化器11(図2)は、ゲインとブースト量を変えて、マーク側とスペース側でそれぞれにおいて等化を行う。係数Cの値と係数C'の値との差Asは、アシンメトリ検出器15(図2)で検出されたアシンメトリ量から算出される。いうまでもなく、波形等化器11(図2)が、アシンメトリでない入力波形Xを受け取った場合には、アシンメトリ検出器15は、アシンメトリでない

と判断し、係数Cと係数C'は、同じ値になる。よって、その差Asは0である。  
【0046】図4は、アシンメトリな信号(図21の(B))の波形を等化した場合の再生信号のヒストグラムを示す。従来の波形等化器186(図16)の再生信号のヒストグラム(図21の(D))と比較すると、分散が小さくなっていることが理解される。このように、マーク側とスペース側それぞれにおいて、センタータップの値のみ適応的に切り替え、等化特性を変化させて等化することにより、アシンメトリな再生信号であって

も、検出点の分散値が小さい等化波形を出力できる。  
【0047】入力信号Xからアシンメトリ量に応じて、波形等化器のセンタータップの変化量を決定することは、非常に重要である。本実施の形態ではさらに、LMS

$$w(n(T+1))=w(nT)+A \cdot e(nT) \cdot x(nT) \quad (\text{式1})$$

(但し、 $T=0, 1, 2, 3, \dots$ )

$w(nT)$ は現在の係数、 $w(n(T+1))$ は更新される係数、 $A$ はタップゲイン、 $e(nT)$ は等化誤差、 $x(nT)$ はFIRフィルタ入力信号である。 $n$ は、係数の更新周期を選択するパラメータである。

【0050】まず、誤差信号検出部51は、FIRフィルタ46の出力信号Yと、PR等化の教師信号を出力するPR等化教師信号生成部52からの信号との誤差を検出する。教師信号は、PR等化の目標となる信号である。この誤差信号が、上述の(数1)の等化誤差 $e(nT)$ に相当する。相関検出部53は、誤差信号 $e(nT)$ と入力信号Xとの相関を検出する。相関は、2信号の積で表される。したがって、相関検出信号は、(数1)の $e(nT) \cdot x(nT)$ に相当する。ループゲイン設定部54は、LMSのフィードバック制御の応答速度を調整する。(数1)では、タップゲイン $A$ に相当する。係数演算部55は、現在の等化係数 $W(nT)$ に、前段のブロックで算出した更新値 $(A \cdot e(nT) \cdot x(nT))$ を加算し、更新された等化係数を算出する。

【0051】図7は、係数演算部55の構成を示すブロック図である。係数演算部55は、加算器61と、セレクトタ62~68と、係数更新用カウンタ69と、更新された係数A~C、C'、D、Eの値をそれぞれ保持するレジスタ群70とを備えている。まず、係数更新用カウンタ69は、セレクトタ62、65、66を制御し

\*S(Least-mean square)アルゴリズムを用いることにより、アシンメトリ量を自動検出し、マーク側とスペース側で適切な等化係数を決定する適応波形等化器を説明する。

【0048】図5は、適切な等化係数を決定して更新する適応波形等化器41の構成を示すブロック図である。適応波形等化器41は、直列に接続された複数の遅延素子42と、所望のPR特性を実現する等化係数(係数A~E)を決定する係数学習回路45と、各遅延素子42の出力信号に等化係数を乗算する複数の乗算器43と、各乗算器出力信号を加算する加算器44を備える。遅延素子42、係数A~E、乗算器43、および、加算器44の機能および動作は、波形等化器11(図2)で説明した遅延素子12、係数A~E、乗算器13、および、加算器14と同じであるので、その説明は省略する。

【0049】図6は、係数学習回路45の構成を示すブロック図である。係数学習回路45は、誤差信号検出部51と、PR等化教師信号生成部52と、相関検出部53と、ループゲイン設定部54と、係数演算部55と、極性判別回路56と、リカバリ回路57とを備えている。係数学習回路45の各構成要素は、上述したLMSの等化係数の設定式(式1))に基づいて構成されている。すなわち、改めて示すと、

て、ループゲイン設定部54から出力される値とレジスタ群70に保持していた値とを加算し、各係数用レジスタ群70を順次更新する。このカウンタのビット数は、設計仕様で予め決めることができるので、係数の更新速度の変更を制御できる。

【0052】以下、本実施の形態にかかる発明の特徴を説明する。極性判別回路56は、ループゲイン設定部54から出力される値が、光ディスクのマーク側の算出値であるかスペース側の算出値であるかに基づいて、極性を判別する。そしてセレクトタ63、64、67は、極性判別回路56の判別結果に基づいて、マーク側とスペース側とで、更新するレジスタを切り替える。極性判別回路56は、図6の入力信号Xまたは出力信号Yのいずれからでも、極性を判別できる。セレクトタ66より後段は、レジスタに保持されている算出値をFIRフィルタ46にタップ係数として出力する機能を有する。より具体的には、ビット幅(係数の値)を調整した値を保持する機能と、学習初期時における初期値を保持する機能である。極性判別回路56は、入力信号Xに基づいてマーク側、スペース側の判別して判別信号を出力する。セレクトタ68は、判別信号がマーク側を示す場合には係数Cを出力し、スペース側を示す場合には係数C'を出力する。

【0053】このように構成することにより、アシンメトリな信号に対して、マーク側、スペース側それぞれに

において、センタータップ（係数C、係数C'）を学習でき、マーク側、スペース側それぞれにおいて、適切な等化が実現できる。また、アシンメトリが、マーク側に大きくあっても、スペース側に大きくあっても、アシンメトリの極性を気にすることなく、適切な波形等化が可能である。

【0054】次に、リカバリー回路57（図6）を説明する。本実施の形態の波形等化器11（図1）は、センタータップの絶対値が他のタップの絶対値より大きく、センタータップを中心に左右対称に近い値を持つインパルス応答特性を有する。しかし、ディフェクト等の各種外乱により、係数の学習収束値が、期待しないインパルス応答に収束する場合がある。

【0055】図8の（A）は、3種類のインパルス応答を示す波形図である。3種類のインパルス応答を、それぞれA-TAP、B-TAP、C-TAPとする。一方、図8の（B）は、3種類のインパルス応答のそれぞれの振幅周波数特性を示すグラフである。なお、図8の（B）は、7タップのFIRフィルタを用いた例である。A-TAPは、センタータップの絶対値が他のタップの絶対値より大きく、センタータップを中心に左右対称に近い値を持つインパルス応答である。それに対し、B-TAP、C-TAPでは、いずれも、突出した2つのタップの絶対値が他のタップの絶対値より大きく、その2つのタップの値はほぼ同じである。図8の（A）および（B）から明らかなように、インパルス応答（図8の（A））は異なるものの、振幅周波数特性（図8の（B））はほぼ同じ傾向を示していることが理解される。具体的には、DVD規格の記録変調符号である8-16変調では、規格化周波数は、0.16程度までが使用される。したがって、A-TAP、B-TAP、C-TAPのいずれでも、振幅周波数特性はほぼ同じである。なお、（1, 7）RL（Run Length Limited）変調符号では、規格化周波数は、0.25程度までが使用される。この場合も、A-TAP、B-TAP、C-TAPのいずれでも、振幅周波数特性はほぼ同じといえる。波形等化器11（図1）は、A-TAPのような特性のインパルス応答の採用を前提に構成されているため、B-TAP、C-TAPのような特性のインパルス応答では不都合が生じる。したがって、リカバリー回路57（図6）は、上述したB-TAP、C-TAPのタップの特徴に該当するタップ値が得られた場合には、B-TAP、C-TAPのようなインパルス応答に陥ったと判断して、学習を初期値に戻し、再学習を開始する。

【0056】これまでの説明では、波形等化器11（図1）は、奇数個のタップ係数を有し、中央のタップ係数のみ、マーク側とスペース側で異なるタップ値を用いて等化特性を変化させた。しかし、本発明では、このような構成には限定されない。例えば、波形等化器のタップ

係数を偶数個有してもよい。また、マーク側と、スペース側で利用するタップ係数は、中央に位置する値を採用しなくてもよい。また、一つのタップ係数のみ変化させるのではなく、複数のタップ係数をマーク側とスペース側で変化させてもよい。

【0057】また、記録変調符号として、DVDの8-16変調を使用した場合を説明したが、本発明は、他の変調符号、例えば、（1, 7）RL（Run Length Limited）変調符号を使用した場合にも適用できる。図9の（A）は、（1, 7）RL変調符号を使用した場合の、アシンメトリな再生波形をA/D変換器5（図1）でサンプリングした時のヒストグラムを示す。このヒストグラムも、本実施の形態と同様、再生信号レベル（0）を基準に位相誤差が検出され、再生信号をサンプリングするクロックの周波数および位相を制御した場合の再生信号を示す。位相誤差を検出する基準を変えると、図21の（A）、（B）、図9の（A）に示すヒストグラムにはならない。

【0058】また、図9の（B）は、従来の波形等化器の出力信号のヒストグラムを示す。従来の波形等化器は、マーク側とスペース側で等化特性を変化しない。図9の（B）によれば、PR（1, 2, 2, 1）特性に等化する場合、波形等化器の出力は、7つの信号分布に分かれることが予測される。しかし、再生波形にアシンメトリがあるため、うまく7つの信号レベル帯に分布していない。なお、「PR（1, 2, 2, 1）特性に等化する」とは、ディスクから読み取った信号が（1, 0, 0, 1）の場合に、 $1 \times 1 + 2 \times 0 + 2 \times 0 + 1 \times 1 = 2$ を出力する特性をいう。1を表すマークおよび0を表すスペースの幅を「2T以上」としたとき、入力される信号には、（1, 0, 1）および（0, 1, 0）のパターンを含まないので、7種に限定できる。これにより、波形等化器からの出力信号は、7つの信号分布に分かれることが予測される。

【0059】一方、図9の（C）は、本発明による波形等化器の出力信号のヒストグラムを示す。図9の（C）に示すように、本発明による波形等化器の出力の信号分布は、明確に7つの信号レベル帯に分かれており、分散が小さい。このように、本発明の波形等化器は、（1, 7）RL変調符号を用いた場合にも、検出点でのずれと、分散を抑え、PRML方式の性能を向上させることができる。

【0060】図9の（A）に示すアシンメトリの影響だけでなく、ノイズや、各種ストレスの影響により、再生信号の各レベルの分散が大きくなる場合が発生する。分散が小さい場合には、極性判別回路56（図6）からの制御信号により切り替えた時点のサンプル値は、図9の横軸の再生信号レベル0に近い値になる。ここで、再生信号レベルを0とすると、タップ係数は、0との乗算となり、タップ係数を切り替える前と切り替えた後では、

同じ値となるので、悪影響はないと考えられる。しかし、各種の原因により、切り替えた時点のサンプル値（再生信号レベル0付近）が、比較的大きな値を持つケースがある。その場合には、タップ係数を切り替える前と切り替えた後で、乗算結果が大きく異なることもあり、波形等化に悪影響をもたらす。よって、極性判別回路56（図6）による制御信号により切り替えた時点のサンプル値は、再生信号レベル0に近い値であることが望まれる。そこで、悪影響を回避するためには、極性判別回路56（図6）による制御信号により切り替えた時点のサンプル値を、 $1/2$ 、 $1/4$ または $1/8$ する等、小さくすればよい。

【0061】（実施の形態2）図10は、実施の形態2によるPRML検出器100の構成を示すブロック図である。PRML検出器100の特徴は、ビタビ復号器112がPR仮判定結果を出力することである。図19または図20で説明したように、従来のPR仮判定は、ビタビ復号器（最尤復号器）へ入力される前の信号に基づいて行われていた。このPR仮判定に、ビタビ復号器内の、より正確な2値化データ列を使用することで、精度のよい所望のPR特性を得ることができる。

【0062】PRML検出器100は、FIR等化器111と、ビタビ復号器112と、PR等化目標値判定器113と、係数適応制御器114とを備えている。PRML検出器100は、図1を参照して説明した情報再生装置1の波形等化器11、および、最尤復号器6に相当する機能を有する。FIR等化器111、PR等化目標値判定器113、および、係数適応制御器114は、適応等化器とも称され、波形等化器11（図1）に対応する。より具体的には、PRML検出器100のFIR等化器111は、FIRフィルタ46（図6）に相当し、PR等化目標値判定器113は、誤差信号検出部51（図6）に相当し、係数適応制御器114は、主として、相関検出部53、ループゲイン設定部54、係数演算部55、および、極性判別回路56に相当する。

【0063】FIR等化器111には、AD変換後のデジタル信号が入力される。このFIR等化器111により、所望のPR特性に等化できる。以下に、PR方式を説明する。

【0064】光ディスクの記録・再生系は、様々な低周波成分の変動を持つ。記録密度を高くすると、記録・再生系の周波数帯域の上限近くまで使うことになり、隣接するマークを読み出すとそれぞれの再生波形が干渉を起こしやすい。再生波形が干渉を起こすと、読み出し誤りを生じる。この現象を符号間干渉という。PR等化は、その符号間干渉を積極的に利用する。これにより、伝達特性に応じて、サンプリング点におけるデータに意味付けを行うことができる。これは、ディスクからの再生信号を、所望の形状（特性）にイコライズできることを意味する。

【0065】PR等化には、種々の方式が存在する。そのため、記録媒体の周波数特性に整合した方式を選択する必要がある。光ディスク、特にDVDの場合、光学系の周波数特性である変調伝達関数（Modulation Transfer Function; MTF）に整合し、記録符号の変調周波数特性を考慮したPR方式を選択する必要がある。DVDは、EFM(Eight to Fourteen Modulation)またはEFM-Plus符号のような、最小符号長が3Tの符号語を利用した再生信号を用いている。DVDの再生信号をPR等化する場合であって、PR長が4のPR(a, b, b, a)方式を採用する場合には、5種の信号レベル(0, a, a+b, a+2b, 2a+2b)に限定できる。よって、ビタビ復号器の状態数は5状態となる。この「a」、「b」には、整数が入る。また、光ディスクに、(1, 7)RL(L Run Length Limited)符号のような、最小符号長が2Tの符号語を利用した場合であって、さらにPR長が4のPR(a, b, b, a)方式を採用する場合には、信号レベルが7つ(0, a, 2a, a+b, 2b, a+2b, 2a+2b)の値を持ち、ビタビ復号器の状態数は、7状態となる。PR長を大きくすればとすると、信号レベルが多くなり、ビタビ復号器の状態数も増える。すなわち、より複雑なシステムになる。

【0066】上述のように、適応アルゴリズムを用いてPR等化する場合、仮判定を誤る確率が大きくなると、すべての等化目標で正確な等化誤差を算出することが難しく、満足な収束特性を得ることができない。そこで、図10に示すように、仮判定として使用する2値化データ列をビタビ復号器112から抽出することにより、仮判定の誤り率を小さくできる。

【0067】以下では、最小符号長が2Tの符号語とPR(a, b, b, a)方式を組み合わせたシステムを例として採用し、所望の等化目標に対して、より正確な等化誤差を算出し、満足な収束特性が得られることを説明する。

【0068】図11は、最小符号長が2Tの符号語とPR(a, b, b, a)方式とを組み合わせた場合の、ビタビ復号器112（図10）の状態遷移図を示す。最小符号長が2Tの符号語を用いる場合には、符号化系列に“010”と“101”のパターンが存在しないため、状態数は6、パス数は10と制限される。この6状態と、10パスから信号レベルを算出すると、信号系列入力“0000”に対する出力は“0”、入力“0001”に対する出力は“a”、入力“0011”に対する出力は“a+b”、入力“0110”に対する出力は“2b”、入力“0111”に対する出力は“a+2b”、入力“1000”に対する出力は“a”、入力“1001”に対する出力は“2a”、入力“1100”に対する出力は“a+b”、入力“1110”に対する出力は“a+2b”、入力“1111”に対する出

力は“2a+2b”となる。

【0069】この結果、出力信号レベルは、“0”、“a”、“a+b”、“2a”、“2b”、“a+2b”、“2a+2b”の7レベル存在し、各レベルが、上述したPR等化目標値となる。すなわち、係数適応制御器114（図10）は、入力信号が等化目標値に等化されるように、FIR等化器111（図10）のタップを更新する。等化は、FIR等化器111（図10）の出力信号とPR等化目標値との差（等化誤差）を小さくすることにより行う。

【0070】次に、上述のPR等化方式に対するビタビ復号器112（図10）の動作を説明する。ビタビ復号器112（図10）は、レベル検出方式のような、入力データに対してある閾値で“0”か“1”かの判定（いわゆる硬判定）は行わない。ビタビ復号器112（図10）は、過去のデジタル化されたデータ列に基づく、最も確からしいデータ列の判定（いわゆる軟判定）を行\*

$$BM_k(i) = (y_k - d_i)^2$$

ここで、 $y_k$ は、FIR等化器111（図10）から入力される信号（サンプルデータ）であり、 $d_i$ （ $i = 0, 1, \dots, 6$ ）は7個の期待値[ $d_0, d_1, d_2, d_3, d_4, d_5, d_6$ ]である。

【0073】次に、バス・メトリック演算回路152は、ブランチ・メトリックを1チャンネルクロックごとに累積加算し、バス・メトリックを算出する。具体的には、バス・メトリック演算回路152は、以下の式3によりバス・メトリックを計算する。

【0074】（式3）

$$PM_k^{s0} = \min [PM_{k-1}^{s0} + BM_k(0), PM_{k-1}^{s5} + BM_k(1)]$$

$$PM_k^{s1} = \min [PM_{k-1}^{s0} + BM_k(1), PM_{k-1}^{s5} + BM_k(2)]$$

$$PM_k^{s2} = PM_{k-1}^{s1} + BM_k(3)$$

$$PM_k^{s3} = \min [PM_{k-1}^{s3} + BM_k(6), PM_{k-1}^{s2} + BM_k(5)]$$

$$PM_k^{s4} = \min [PM_{k-1}^{s3} + BM_k(5), PM_{k-1}^{s2} + BM_k(4)]$$

$$PM_k^{s5} = PM_{k-1}^{s4} + BM_k(3)$$

【0075】式3において、“min”は、数学記号であり、例えば、 $\min[a, b]$ は、aおよびbのうちの小さい方（ $a=b$ のときはいずれか一方）を表す。

【0076】そして、バス・メトリック演算回路152は、バス・メトリックが最小になる、すなわち最も確からしいデータ系列を選択するための信号[sel0, sel1, sel2, sel3]を、式4～式7に基づいて計算し、バス・メモリ153に出力する。

【0077】（式4）

$$PM_{k-1}^{s0} + BM_k(0) \geq PM_{k-1}^{s5} + BM_k(1) \text{ のとき, } Sel0 = 1$$

$$PM_{k-1}^{s0} + BM_k(0) < PM_{k-1}^{s5} + BM_k(1) \text{ のとき, } Sel0 = 0$$

＊ろ。

【0071】図12は、ビタビ復号器112の具体的な構成を示すブロック図である。ビタビ復号器112は、概して、ブランチ・メトリック演算回路151と、バス・メトリック演算回路152と、バス・メモリ153とを備える。ブランチ・メトリック演算回路151は、1チャンネルクロックごとにFIR等化器111（図10）から入力される信号（サンプルデータ）と、係数適応制御器114（図10）から入力される異なる7個の期待値[ $d_0, d_1, d_2, d_3, d_4, d_5, d_6$ ]との2乗誤差であるブランチ・メトリックを計算する。これら7つの期待値は、それぞれ、“0”、“a”、“a+b”、“2a”、“2b”、“a+2b”、“2a+2b”の信号レベルに相当する。具体的には、ブランチ・メトリック演算回路151は、以下の式2により、ブランチ・メトリック $BM_k(i)$ を計算する。

【0072】

（式2）

$k(1)$  のとき、 $Sel0 = 0$

（式5）

$$PM_{k-1}^{s0} + BM_k(1) \geq PM_{k-1}^{s5} + BM_k(2)$$

$k(2)$  のとき、 $Sel1 = 1$

$$PM_{k-1}^{s0} + BM_k(1) < PM_{k-1}^{s5} + BM_k(2)$$

$k(2)$  のとき、 $Sel1 = 0$

（式6）

$$PM_{k-1}^{s3} + BM_k(6) \geq PM_{k-1}^{s2} + BM_k(5)$$

$k(5)$  のとき、 $Sel2 = 1$

$$PM_{k-1}^{s3} + BM_k(6) < PM_{k-1}^{s2} + BM_k(5)$$

$k(5)$  のとき、 $Sel2 = 0$

（式7）

$$PM_{k-1}^{s3} + BM_k(5) \geq PM_{k-1}^{s2} + BM_k(4)$$

$k(4)$  のとき、 $Sel3 = 1$

$$PM_{k-1}^{s3} + BM_k(5) < PM_{k-1}^{s2} + BM_k(4)$$

$k(4)$  のとき、 $Sel3 = 0$

【0078】バス・メモリ153は、所定の候補列を格納しており、バス・メトリック演算回路152から受け取った選択信号[sel0, sel1, sel2, sel3]に従ってデータ列を出力する。データ列を格納するバス・メモリ153のメモリ長は、長くすると、正しく選択される確率が高くなるが、逆に長すぎると回路規模が大きくなる。したがって、正しく選択される確率と回路規模とはトレードオフ関係にあり、性能と回路規模とを照らし合わせて決められる。さらに本実施の形態では、バス・メモリ153は、その途中から仮判定データ系列を出力する。出力された仮判定データ系列は、PR等化目標値の判定のための、仮判定値として使用される。

【0079】図13は、バス・メモリ153（図12）の詳細な構成を示す回路である。バス・メモリ153は、複数のフリップフロップFFとセレクトを含む。

状態レジスタであるフリップフロップFFは、図の縦方向に6つ並んで配置されており、その数「6」が、状態数に相当する。横方向は、バス・メモリ153のメモリ長に相当する。なお、図の縦方向に配置された4つのセクタと6つのフリップフロップFFの組で、1つのステージが構成される。バス・メモリ153（図12）は、20～30のステージで構成されている。バス・メモリ153（図12）は、バス・メトリック演算回路152（図12）から選択信号sel0、sel1、sel2、sel3を受け取り、受け取った選択信号に基づいて、FFに入力されるデータ“0”または、“1”を選択する。図では、最も左側のフリップフロップFFには、初期値として、上から順に[011101]が入力される。選択信号は、最も確からしいバスを選択するように制御される。その結果、バスは一本化され、あるバス・メモリ長において、各ステージのフリップフロップFFの出力は、同じになる。すなわち、最終ステージでは、どのフリップフロップFFの出力も同じ値である。最終出力は、ビタビ検出出力として、ビタビ復号器112から出力される。

【0080】仮判定値の系列を出力するバス・メモリ長は、使用する符号語とPR方式の組み合わせによって適切に選択しなければならない。具体的には、誤り率が、ビタビ復号器におけるバス・メモリの最終ステージに比べて、大きく劣化しない長さを選択する必要がある。ただし、仮判定値の系列を出力するバス・メモリ長が長すぎると、タップ係数を更新するまでのフィードバックループの遅延が大きくなる。フィードバックループの遅延は、時として、システム全体の性能を劣化する。そのため、これらの2点に鑑みて、仮判定出力するバス・メモリ長を適切に選択する必要がある。

【0081】以下、フィードバックシステムにおいてループの性能が劣化したとき、または劣化するおそれがあるときに、そのリカバリーを容易にする方法を説明する。この方法によれば、本発明におけるビタビ復号器112（図10）からの仮判定系列の誤り率が大きくなった場合でも、PRML検出器100が不安定に動作することがなくなる。

【0082】図14は、ビタビ復号器112のバス・メモリ153（図12）における、仮判定出力（図13）を行う詳細な構成を示すブロック図である。すでに説明したように、ビタビ復号器112（図12）では、最も確からしいバスを選択していけば、バスは一本化される。すなわち、バス・メモリ153（図12）をすべて伝搬し終える前の、あるフリップフロップFF（状態レジスタ）において、フリップフロップFFの出力は同じ値に収束する。これを「マージ（Merge）する」という。しかし、最も確からしいバスを選択したにも拘らず、バスが一本化されない場合、すなわち、収束しない場合がある。このときは、フリップフロップFFは複数

の候補バスを保持したままの状態である。これを「マージしない」という。マージしない場合には、フリップフロップFFがその出力を伝搬し続けると、仮判定出力およびビタビ復号器112（図12）の最終出力（ビタビ検出出力）が誤る可能性が高くなる。

【0083】そこで、本実施の形態では、マージしたか否かを表すマージチェック信号（Merge Check信号）を出力する。図14は、2つのNOR回路およびAND回路を用いて形成した、マージチェック信号を出力する回路を示す図である。所定のステージの6つのフリップフロップFFの出力が、第1のNOR回路、および、AND回路の各々に入力され、その出力は第2のNOR回路に入力される。マージチェック信号は、第2のNOR回路からの出力として得られる。マージチェック信号は、マージした場合はローレベルになり、マージしない場合にはハイレベルになる。

【0084】図10に示すように、係数適応制御器114（図10）は、マージチェック信号を用いて、仮判定系列をフィードバックするか否かを決定すればよい。例えば、マージチェック信号がハイレベルの場合、または、あるチャネルクロック区間のハイレベルになる回数が、所定値以上になった場合、係数適応制御器114（図10）は、タップ係数の更新を中止するか、タップ係数を所定の初期値にリセット（初期化）すればよい。さらに、従来のフィードフォワードによる処理（図19）に戻すよう切り替えてもよい。さらに、この場合、PRML検出を行わないように、位相比較器222（図19）から出力される2値化データを、そのまま最終の2値化データとして出力するようにしてもよい。または、フィードバック遅延がより小さくなる処理方法（図20）に切り替えてもよい。マージチェック信号に応じて、利用する回路、および、出力を変更することにより、さらなるフェイルセーフ対策となる。

【0085】再び図10を参照して、ビタビ復号器112の仮判定出力に基づいて、PR等化目標値判定器13が、どのように所望のPR目標値を判別するかを説明する。ここでは上述したPR（a、b、b、a）方式を例に挙げ、PR等化目標値判定器13が、最小符号長が2Tの符号語と、PR（a、b、b、a）方式とで定まる状態遷移図（図11）に基づいてPR目標値を決定するとする。

【0086】より具体的に説明すると、PR等化目標値判定器113は、4チャネルビットのテーブルを備えている。各チャネルビットの値は、ビタビ復号器112からの仮判定出力値である。テーブルには、状態遷移図（図11）に基づいて、入力値と出力値との対応関係が規定されている。すなわち、テーブルは“0000”の場合に対するPR目標値は“0”、“0001”の場合に対するPR目標値は“a”、“0011”の場合に対するPR目標値は“a+b”、“0110”の場合に

対するPR目標値は“2b”、“0111”の場合に  
対するPR目標値は“a+2b”、“1000”の場  
合に対するPR目標値は“a”、“1001”の場  
合に対するPR目標値は“2a”、“1100”の場  
合に対するPR目標値は“a+b”、“1110”の場  
合に対するPR目標値は“a+2b”、および“111  
1”の場合に対するPR目標値は“2a+2b”とな  
るように規定されている。

【0087】図15は、FIR等化器111（図1）の  
出力と、PR等化目標値の決定手順とを説明する図である。FIR等化器111（図1）の出力は、5Tマー  
ク、2Tスペース、3Tマークを読み取ったときの信号  
波形であり、そのチャネルクロックごとのサンプリング  
値を $y_k[0] \sim y_k[14]$ とする。一方、FIR等  
化器111（図1）の出力に基づいて得られた、ビタビ  
復号器112（図10）からの仮判定出力は、“001  
11110011100”とする。上述のテーブルと、  
この仮判定出力によれば、PR等化目標値判定器113  
（図10）は、（1）第1～4ビットの“0011”に  
対するPR目標値は“a+b”、（2）第2～5ビット  
の“0111”に対するPR目標値は“a+2b”、  
（3）第3～6ビットの“1111”に対するPR目  
標値は“2a+2b”、（4）第4～7ビットの“11  
11”に対するPR目標値は“2a+2b”、（5）  
第5～8ビットの“1110”の場合の“a+2b”と  
判定する。

【0088】PR等化目標値判定器113（図10）  
は、FIR等化器出力 $y_k[2]$ に対する目標値として  
（1）のPR目標値を決定する。また、PR等化目標値  
判定器113（図10）は、 $y_k[3]$ に対する目標値  
として（2）のPR目標値を決定する。同様に、 $y_k$   
[4]に対する目標値として（3）のPR目標値を、 $y_k$   
[5]に対する目標値として（4）のPR目標値を、  
 $y_k[6]$ に対する目標値として（5）のPR目標値  
を、 $y_k[7]$ に対する目標値として（5）のPR目標  
値を決定する。

【0089】係数適応制御器114（図10）は、入力  
信号が等化目標値に等化されるように、すなわち、等化  
誤差がより小さくなるように、FIR等化器111（図  
10）のタップを更新する。等化誤差は、PR等化目標  
値と、PR等化目標値に対応するFIR等化器111  
（図10）の出力値との差により求めることができる。  
【0090】なお、PR等化目標値判定器113（図1  
0）によるPR等化目標値判定の際、状態遷移則（図1  
1）に適合しない系列が入力された場合には、明らかに  
仮判定系列における誤りと判別できる。この場合に  
は、PR等化目標値判定器113（図10）は、係数適  
応制御器114（図10）に、FIR等化器111（図  
10）のタップ係数の更新を中止させる。タップ係数の  
更新を中止することにより、誤ったタップ更新を回避で

きる。

【0091】以上、本発明の実施の形態1および2を説  
明した。実施の形態1は、記録媒体上のマークの物理的  
形状のアシンメトリが原因となる、データ復号時のエラ  
ーを低減する。一方、実施の形態2は、FIR等化器の  
係数を適応制御する際の仮判定の精度を向上させて、デ  
ータ復号時のエラーを低減する。実施の形態1および2  
の発明は、異なる原因によるエラーを低減することを目  
的とするため、それらは組み合わせることができる。具  
体的には、図10のFIR等化器111に、図2のアシ  
ンメトリ検出器15と、極性判別器16と、係数C選択  
器17とを組み込めばよい。これにより、実施の形態1  
および2の双方の効果を得ることができるとともに、デ  
ータ復号時のエラーをさらに低く抑えることができる。

【0092】

【発明の効果】本発明によれば、アシンメトリ量に応じ  
て、波形等化器における等化特性を、マーク側とスペ  
ース側とで切り替えることで、検出点におけるずれと分散  
を抑え、PRML方式の性能を向上させることができ  
る。さらに、係数学習回路を設けることにより、アシン  
メトリがある場合でも、適切な等化係数を学習させ、決  
定できる。本発明の波形等化器を用いることにより、D  
VD、MO等の光ディスク、HDD等の磁気ディスクの  
PRML信号処理において、データ復号時のエラーを低  
く抑えることができる。

【0093】また本発明によれば、PR等化目標を判定  
するための仮判定情報を、ビタビ復号器から抽出する。  
これにより仮判定の誤り率が低減できる。その結果、仮  
判定情報からPR方式の状態遷移則に基づいて目標値を  
判定することで、正確な等化誤差を求めることができ、  
良好な収束特性を得ることができる。すなわち、デー  
タ復号時のエラーを低く抑えることができる。さらに、本  
発明では、ビタビ復号器のバス・メモリにおいて、マー  
ジしたか否かを検出することにより、フィードバックシ  
ステムのループの性能劣化を防止し、遅延の増大を回避  
できる。

【図面の簡単な説明】

【図1】 PRML方式の信号処理を行う情報再生装置  
の一般的な構成を示すブロック図である。

【図2】 波形等化器の具体的な構成を示すブロック図  
である。

【図3】 インパルス応答の例を示すグラフである。

【図4】 アシンメトリな信号の波形を等化した場合の  
再生信号のヒストグラムを示す。

【図5】 適切な等化係数を決定して更新する適応波形  
等化器の構成を示すブロック図である。

【図6】 係数学習回路の構成を示すブロック図であ  
る。

【図7】 係数演算部の構成を示すブロック図である。

【図8】 (A)は、3種類のインパルス応答を示す波

形図である。(B)は、3種類のインパルス応答のそれぞれの振幅周波数特性を示すグラフである。

【図9】 (A)は、(1, 7) RLL変調符号を使用した場合の、アシンメトリな再生波形をA/D変換器でサンプリングした時のヒストグラムを示す。(B)は、従来の波形等化器の出力信号のヒストグラムを示す。

(C)は、本発明による波形等化器の出力信号のヒストグラムを示す。

【図10】 実施の形態2によるPRML検出器の構成を示すブロック図である。

【図11】 最小符号長が2Tの符号語とPR(a, b, b, a)方式とを組み合わせた場合の、ビタビ復号器の状態遷移図を示す。

【図12】 ビタビ復号器の具体的な構成を示すブロック図である。

【図13】 パス・メモリの詳細な構成を示す回路である。

【図14】 ビタビ復号器のパス・メモリにおける、仮判定出力を行う詳細な構成を示すブロック図である。

【図15】 FIR等化器の出力と、PR等化目標値の決定手順とを説明する図である。

【図16】 PRML方式を用いる情報再生装置の一般的な構成を示すブロック図である。

【図17】 波形等化器の構成の例を示すブロック図である。

【図18】 簡単なアシンメトリのモデルを示す図である。

【図19】 PRML検出器の構成を示すブロック図である。

【図20】 PRML検出器の構成を示すブロック図である。

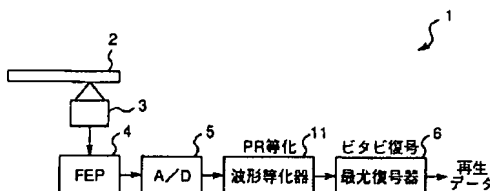
\*【図21】 (A)は、アシンメトリではない再生信号のヒストグラムを示す。(B)は、アシンメトリな再生信号のヒストグラムを示す。(C)は、波形等化器が、アシンメトリではない再生信号をPR等化した場合の、出力信号のヒストグラムを示す。(D)は、アシンメトリな再生波形をPR等化した場合の、等化器出力信号のヒストグラムを示す。

【図22】 図21の(B)のアシンメトリな再生波形のヒストグラムに基づく、再生波形の周波数特性を示すグラフである。

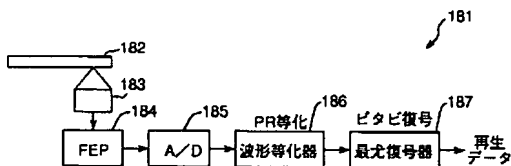
【符号の説明】

- 1 情報再生装置、
- 2 光ディスク、
- 3 光ピックアップ、
- 4 フロントエンドプロセッサ、
- 5 A/D変換器、
- 6 最尤復号器、
- 11 波形等化器、
- 15 アシンメトリ検出器、
- 16 極性判別器、
- 17 係数C選択器、
- 45 係数学習回路、
- 63、64、67、68 セレクタ、
- 70 レジスタ群、
- 111 FIR等化器111、
- 112 ビタビ復号器112、
- 113 PR等化目標値判定器、
- 114 係数適応制御器、
- 151 ブランチ・メトリック演算回路、
- 152 パス・メトリック演算回路、
- \* 153 パス・メモリ

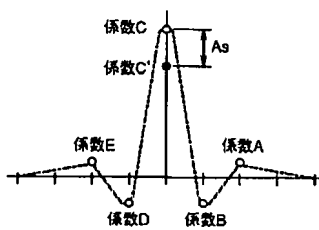
【図1】



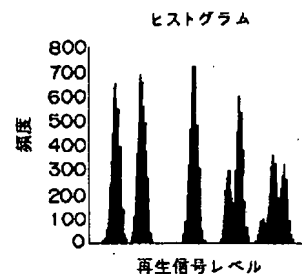
【図16】



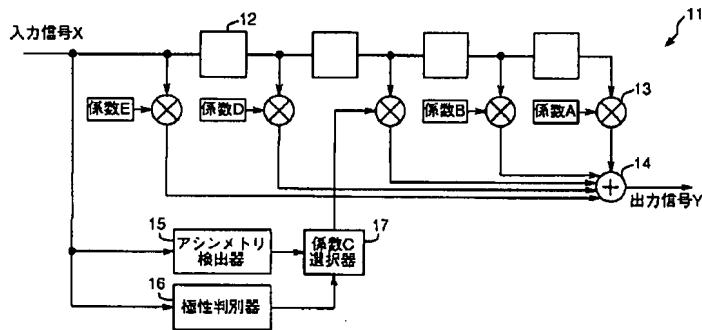
【図3】



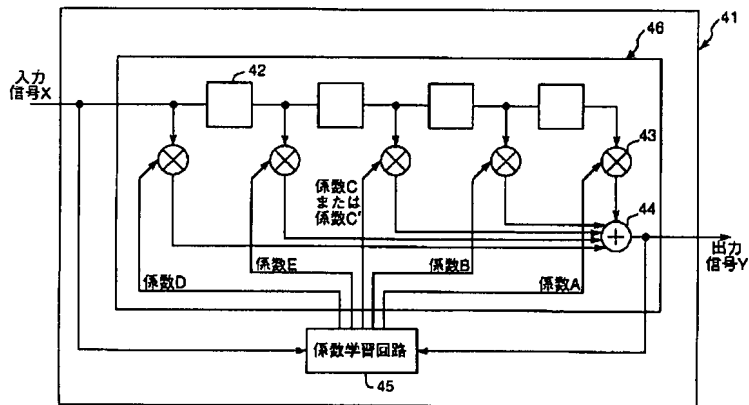
【図4】



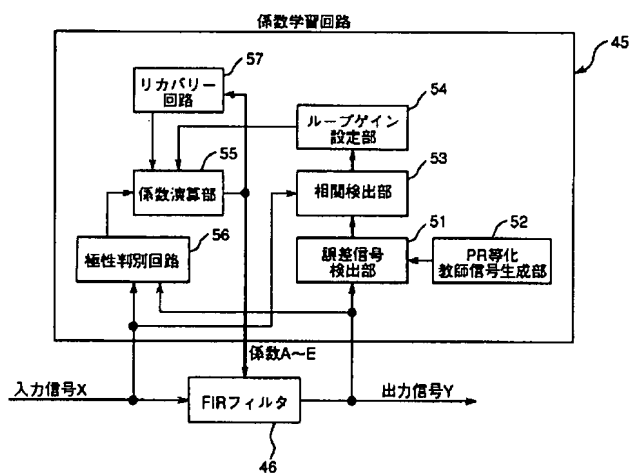
【図2】



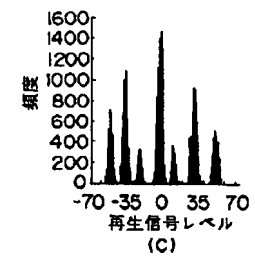
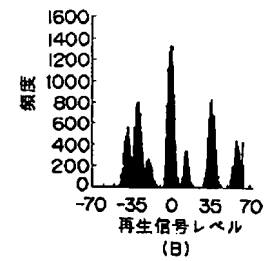
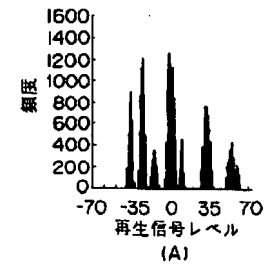
【図5】



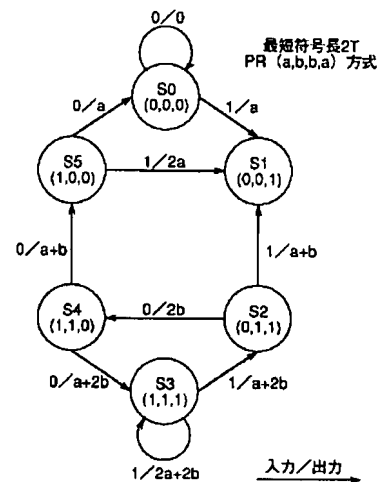
【図6】



【図9】

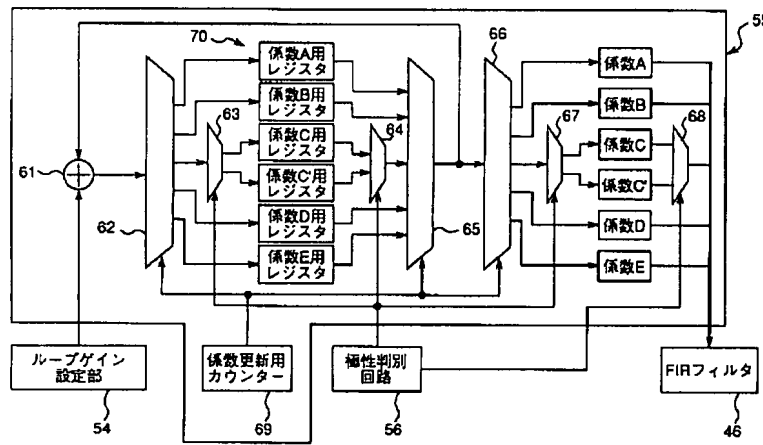


【図11】

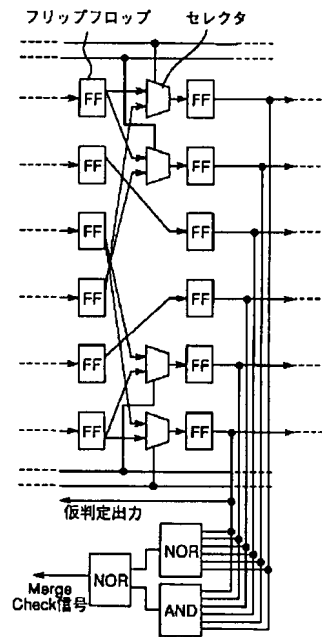




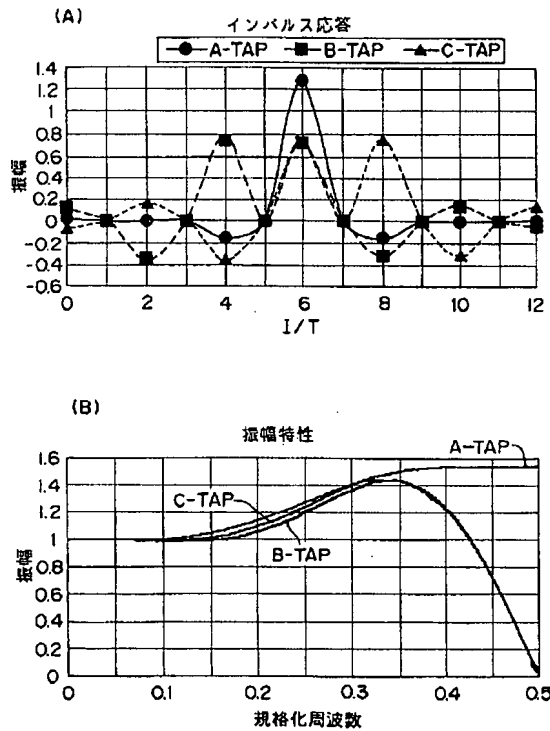
【図7】



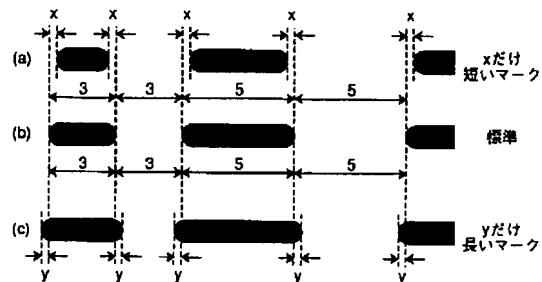
【図14】



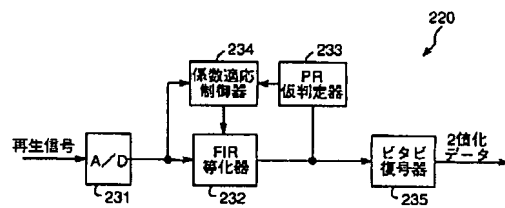
【図8】



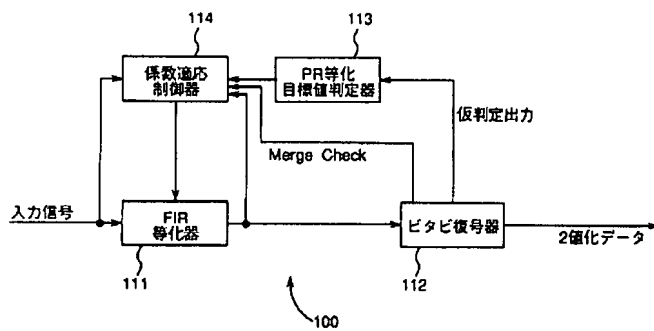
【図18】



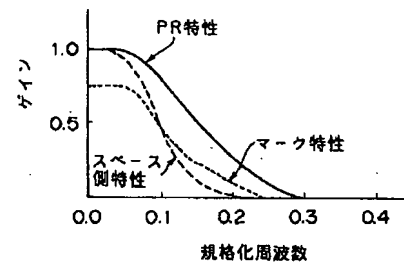
【図20】



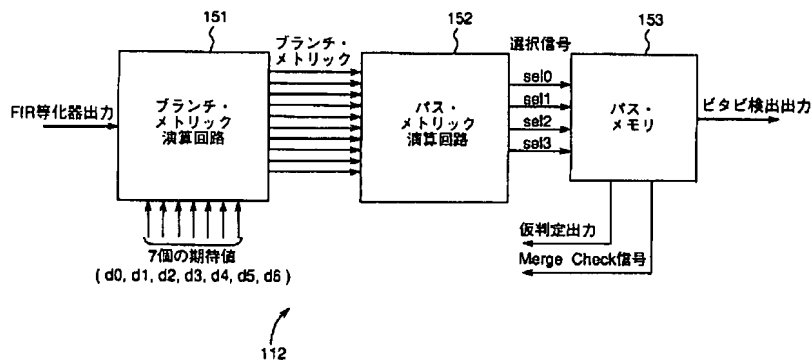
【図10】



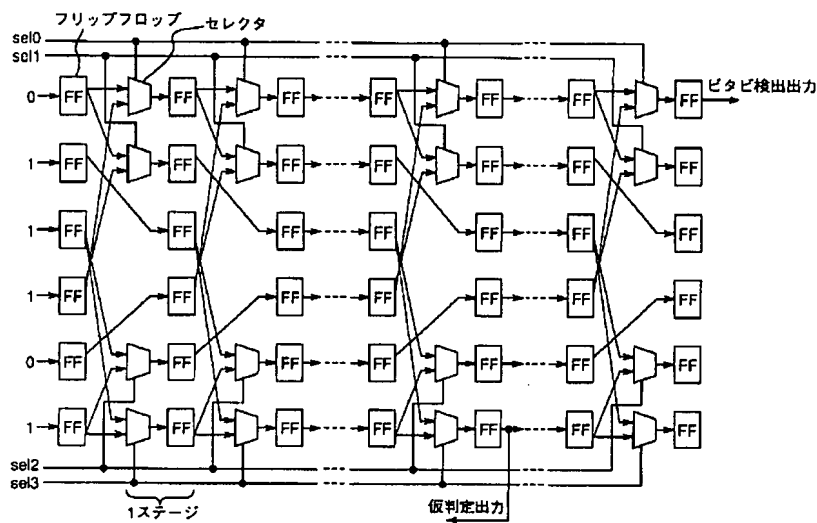
【図22】



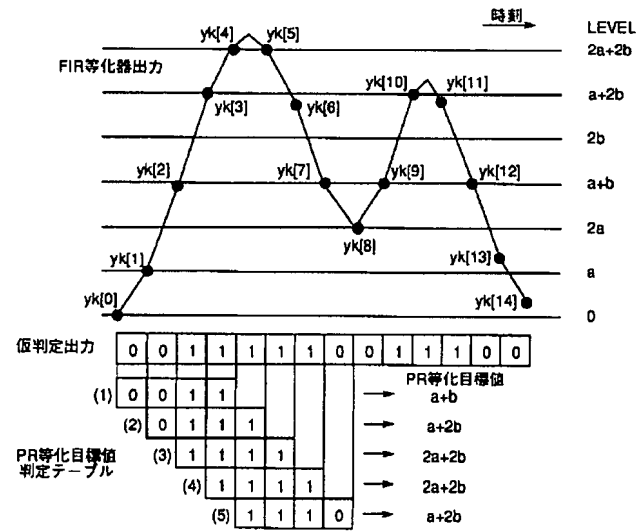
【図12】



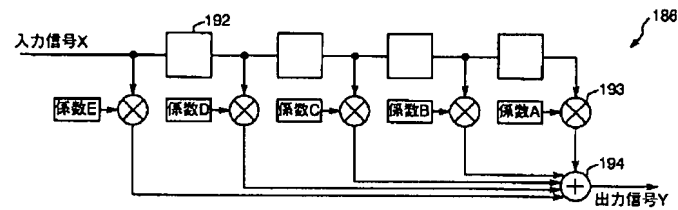
【図13】



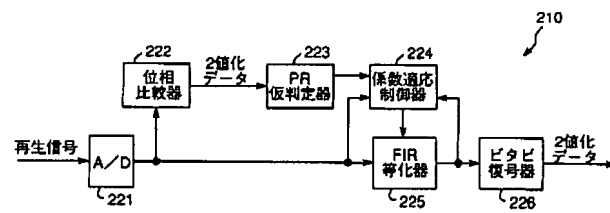
【図15】



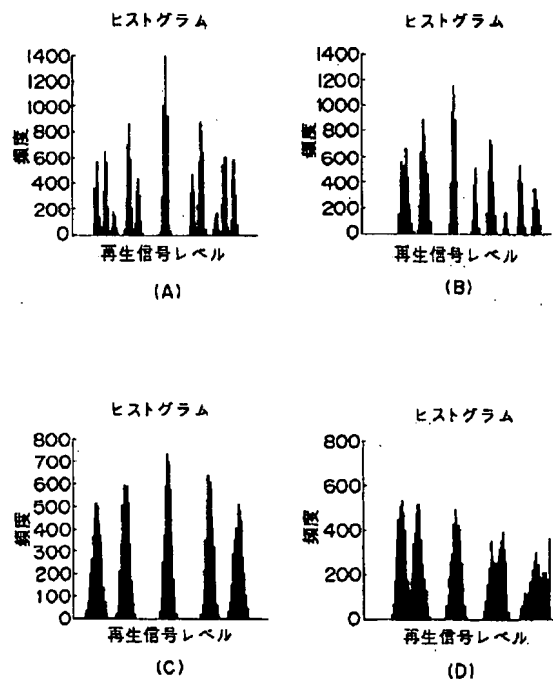
【図17】



【図19】



【図21】




---

フロントページの続き

(72)発明者 南野 順一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 中村 敦史

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 小西 信一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

F ターム(参考) 5D044 BC02 CC04 FG01 FG02 FG05  
FG11 GL32  
5D090 AA01 BB02 BB03 BB04 CC04  
CC12 DD03 EE14 EE17 GG03  
5K046 AA07 BB00 CC11 EE02 EF04  
EF11 EF27